

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**



(19)

(11) Publication number: **59189781 A**

Generated Document.

PATENT ABSTRACTS OF JAPAN(21) Application number: **58063856**(51) Intl. Cl.: **H04N 1/40 G03G 15/22**(22) Application date: **12.04.83**

(30) Priority:

(43) Date of application publication: **27.10.84**

(84) Designated contracting states:

(71)

Applicant: **CANON INC**(72) Inventor: **MAEJIMA KATSUYOSHI**

(74)

Representative:

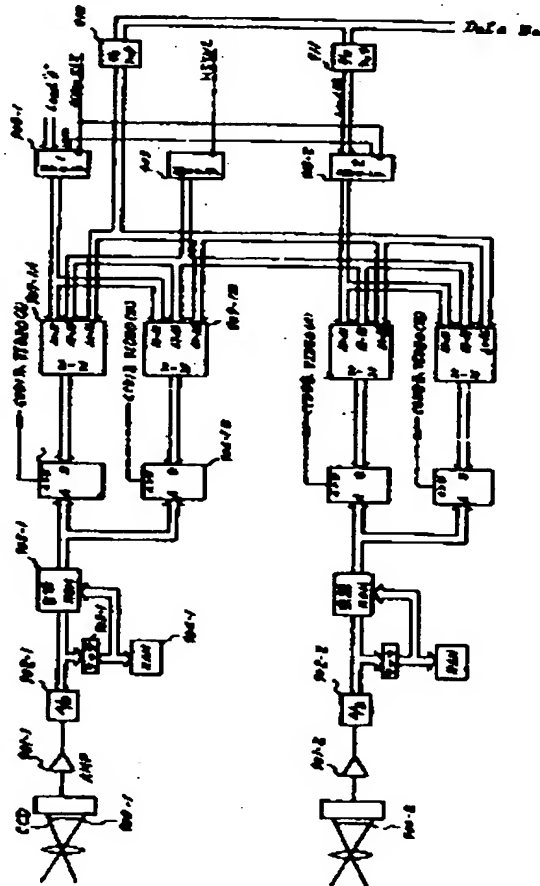
(54) PICTURE PROCESSING DEVICE

(57) Abstract:

PURPOSE: To express accurately the half tone independently of connection of reading means by providing a means which expresses outputs of plural reading means with a gradation and controlling the gradation expressing means in accordance with connection parts of reading means.

CONSTITUTION: An initial value is loaded to a main scanning counter 908, which drives a dither ROM 907, by a horizontal synchronizing signal (H.SYNC) corresponding to a signal of beam detection. A counter 908-1 loads "0" by the signal H.SYNC to start counting and counts 0,1,2,3,0∼ repeatedly. A counter 908-2 is operated similarly, but the value with which counting is started is controlled by a CPU. That is, the CPU sets data to an I/O latch 911 after automatic connection so that the load value of the main scanning counter 908-2 is "0" when the number of used bits in the system of a CCD 1 is a multiple of 4 and the load value is 1,2, or 3 when said number of used bits is (a multiple of 4+1,2, or 3). Thus, the disturbance of dither patterns is eliminated near the joint between CCDs 1 and 2.

COPYRIGHT: (C)1984,JPO&Japio



⑬ 日本国特許庁 (JP)
 ⑫ 公開特許公報 (A)

⑪ 特許出願公開

昭59-189781

⑨ Int. Cl.³
 H 04 N 1/40
 G 03 G 15/22

識別記号
 1 0 3

庁内整理番号
 7136-5C
 B 7907-2H

⑭ 公開 昭和59年(1984)10月27日

発明の数 1
 審査請求 未請求

(全 17 頁)

⑯ 画像処理装置

① 特 願 昭58-63856

② 出 願 昭58(1983)4月12日

③ 発 明 者 前島克好

東京都大田区下丸子3丁目30番

④ 出 願 人 2号キャノン株式会社内

キャノン株式会社

東京都大田区下丸子3丁目30番
 2号

⑤ 代 理 人 弁理士 丸島儀一

明 細 書

1. 発明の名称

画像処理装置

2. 特許請求の範囲

(1) オリジナル像を読取つて電気信号に変換する複数の読取手段と、

上記読取手段の出力を階調表現するための手段と、

上記複数の読取手段のつなぎ部分に対応して、上記階調表現手段を制御する手段とを有し、読取手段のつなぎに拘らず正確な中間階調表現を可能にしたことを特徴とする画像処理装置。

(2) 第1項において、上記制御手段は、階調表現のためのダイナメモリをアドレスするカウンタの初期値を設定制御することを特徴とする画像処理装置。

(3) 第1項において、変換処理に係なくつなぎ、対応制御を可能にした画像処理装置。

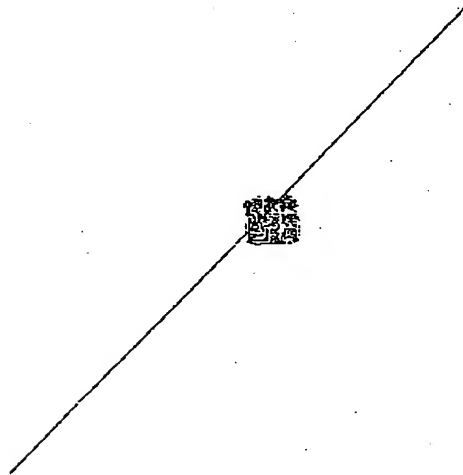
3. 発明の詳細な説明

本発明は階調表現可能な画像処理装置に関する。

従来、複数のCCDを使用し、画像を読み取り、電気信号に変換し、画像処理を行うものがある。本出願人はCCD同志の正逆方向の自動つなぎに関して原稿外領域にマーク等を設けそれを基準にビット間のつなぎ補償をするものを提案した。

又中間階調表現をする場合、一般にはダイザパターンメモリによるダイザ手法を用いる。しかしダイザ手法を用いると、ビット間のつなぎを行なつただけでは、ダイザパターンに歪れが生じ、つなぎの部分での階調性に不自然さが生じる。つまり、ダイザ手法は、2×2、4×4、8×8ビット等の面積で一つの明るさの階調を表現しようとしているが、一つのパターンが終了しないうちに次のパターンになるといような場所が存在すると、その部分は正確な階調表現を行うことが出来ず、画像が乱れる。

本発明は以上の欠点を除去し簡便再現の不自然さを少なくしたもので、つなぎ部分に対応してダイザメモリ等の給調表現手段の読出し等を制御するものである。又、ダイザメモリをアドレスするカウンタの初期値を設定制御するものである。



している往路は 180mm/sec で、戻りの復路は 468mm/sec である。この往復走方向の解像度は 16lines/mm である。処理できる原稿の大きさは A5 ~ A3 までであり、原稿の載置方向は A5, B5, A4 が縦向きで、B4, A3 が横向きである。そして原稿サイズに応じて光学ユニットの戻し位置を3ヶ所設けてある。第1ポイントは A5, B5, A4 共通で原稿基準位置より 220mm のところ、第2ポイントは B4 で同じく 364mm のところ、第3ポイントは A3 で同じく 431.8mm のところとしてある。

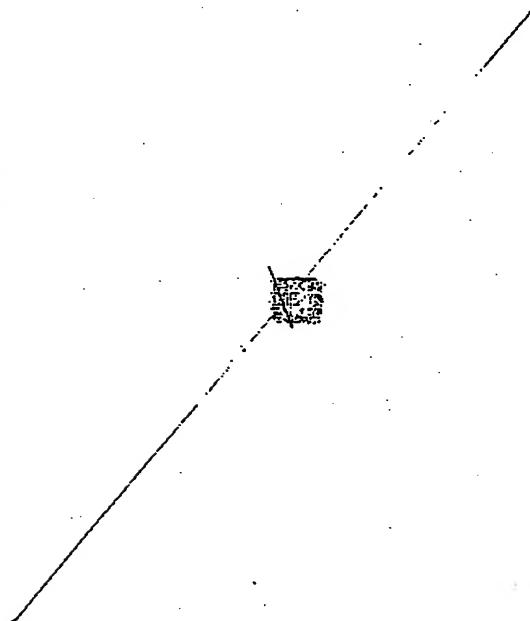
次に主走査方向について、主走査巾は前記の原稿幅より大きめに上つて最大 A4 の幅 297mm となる。そして、これを 16lines/mm で解像するため、CCD のピット数として $4752 (= 297 \times 16)$ ピット必要となるので、本装置では 2628 ピットの CCD アレーセンサを2個用い、並列駆動するようにした。従つて、 16lines/mm 、 180mm/sec の条件より、主走査周期 (= CCD の露光時間) は
$$T = \frac{1}{f} = \frac{1}{180 \times 16} = 347.2\text{ }\mu\text{sec}$$
 となる。CCD の駆

特開昭59-189781 (2)

第1図に本発明による複写装置の外観を示す。本装置は、基本的に2つのユニットにより構成される。リーダーAとプリンタBである。このリーダーとプリンタは機械的にも電能的にも分離しており、それ自身を単独で使うことが出来るようになっている。接続は電気ケーブルでのみ接続するようにしている。リーダーBには操作部 A-1 が付いている。詳細は後述する。

第2図にリーダーA、プリンタBの構造断面図を示す。原稿は原稿ガラス3上に下向きに置かれ、その載置基準は正面から見て左奥隅にある。その原稿は原稿カバー4によつて原稿ガラス上に押えつけられる。原稿は蛍光灯ランプ2により照射され、その反射光はミラー5、7とレンズ6を介して、CCD1の面上に集光するよう光路が形成されている。そしてこのミラー7とミラー5は2:1の相対速度で移動するようになっている。この光学ユニットはDCサーボモータによつてPLSをかけながら一定速度で左から右へ移動する。この移動速度は原稿を照射

$$\text{送速度は } f = \frac{N}{T} = \frac{2628}{347.2\text{ }\mu\text{sec}} = 7.569\text{ MHz と なる。}$$



特開59-189781(3)

ていゝ走路は 180mm で、足りの走路は 4.6mm である。この間走方向の解像度

次に第2図に於いて、リーダの下に置かれてゐるプリンタの概観について説明する。リーダ部で処理されビット・シリアルになつた画像信号はプリンタのレーザ発光光学系ユニット25に入力される。このユニットは半導体レーザ、コリメータレンズ、回転多面体ミラー、F θ レンズ、倒れ補正光学系より成つてゐる。リーダからの画像信号は半導体レーザに印加され電気-光変換されその発散するレーザ光をコリメータレンズで平行光とし、高速で回転する多面体ミラーに照射され、レーザ光をそれによつて感光体8に走査する。この多面体ミラーの回転数は 2600rpm で回されてゐる。そして、その走査巾は約 400mm で、有効画像巾は $A4$ ヨコ寸法の 297mm である。従つてこの時の半導体レーザに印加する信号周波数は約 20MHz (3値出力時)である。このユニットからのレーザ光はミラー24を介して感光体8に入射される。

ルト巾分8mmにはプリント出力のビデオ電気信号をカントするようにしてある。又、コピー紙の先端にトナーが付着していると定着する際、定着ローラに巻き付きジヤムの原因になるので、紙の先端2mm巾だけトナーが付着しない様、同じく電気信号をリーダ側でカントしてゐる。次に第14-1、14-2図にリーダ、プリンタの主走査方向と出力される画像を示してゐる。リーダは奥側から手前側へ、プリンタは手前側から奥側へ行なつてゐる。

本例の複写装置は画像編集等のインテリジェンシを持つが、このインテリジェンシはリーダ側で、CCDで読取つた信号を加工して行なつており、リーダから出力される段階ではいかなる場合に於いても、一定ビット数(4752)で一定速度(13.89MHz)の信号が出るようになつてゐる。インテリジェンシの機能としては、0.5-2.0倍の範囲の任意の倍率、特定の倍率に拡大/縮小すること、指定された領域のみ画像を抜き出すトリミング機能、トリミング

この感光体8は一例として導電層-感光層-絶縁層の3層からなる。従つて、これに像形成を可能とさせるプロセスコンポーネントが配置されてゐる。9は前除電器、10は前除電ランプ、11は一次帯電器、12は二次帯電器、13は前面露光ランプ、14は現像器、15は給紙カセット、16は給紙ローラ、17は給紙ガイド、18はレジスト・ローラ、19は転写帯電器、20は分離ローラ、21は搬送ガイド、22は定着器、23はトレイである。感光体8及び搬送系の速度はリーダの走路と同じく 180mm である。従つて、リーダとプリンタを組合せてコピーをとる時の速度は $A4$ で80枚/分となる。又、プリンタは感光ドラムに密着したコピー紙を分りするのには手前側に分りベルトを用いてゐるが、その為そのベルト巾分の画像が欠ける。もし、その巾分にも信号を乗せてしまうと現像をしてしまい、そのトナーによつて分りベルトが汚れ、以後の紙にも汚れをつけてしまふ結果になるので、予めリーダ側でこの分りベ

された像をコピー紙上の任意の場所に移動させる移動機能がある。その他、キー指定により32階調でハーフトーン処理する機能がある。更にこれらの個々のインテリジェント機能を組合せた複合機能を有する。

次に本例装置の持つ機能について説明する。本装置は、単なる複写機能の他に、任意の拡大縮小ができる変倍機能や、原稿の任意の部分抜き出したり削除したりする編集機能、さらに、原稿の大きさや位置を自動的に検知し変倍や編集を自動的に行なう等の様々な機能を持つ。この様な、原稿の画像を操作する機能を総括して、「画像操作機能」と呼ぶ。他に、製版されたプリンタで読み取つた原稿画像のコピーを取るだけでなく、CCU(Communication Control Unit=通信制御ユニット)を介して、他のプリンタに転写画像を送信することができる。又、他のリーダから送られて来た原稿画像を、手元のプリンタに受信することもできる。この様な機能を「画像転送機能」と呼ぶ。さらに、上記

特開昭59-189781(4)

の選択された機能を、6個のプリセット・キーに任意に登録することができる。登録内容は、ユーザが任意に指定可能で、電源を切つても内容を保持する。

このような機能を「プリセット機能」と呼ぶ。更に原稿の地肌を飛ばす自動露光機能や写真などの暗部を持つ画像を再現よく出力する中間調処理機能がある。これらを含めて画像処理機能と呼ぶ。以下整理すると、画像操作機能の中に次の5つがある。

即ち変倍機能として等倍(倍率100%)、定形変倍(サイズ指定)、無段階変倍(倍率指定50~200%)、XY変倍(主・副走査方向の独立変倍)がある。画像反転機能としてオリジナル画像、ネガ・ポジ反転画像がある。編集機能として編集ナシ、白マスキング、黒マスキングがある。但し、後者の2つは自動的にXY変倍オートになり、他の変倍機能の指定はできない。白枠トリミング、黒枠トリミング、原稿位置自動検知がある。但し、ここでは変倍、画

像反転、移動、特殊変倍機能が移動する。移動機能として移動ナシ、移動先指定、原点移動(コーナリング)、センタリングがある。特殊変倍機能として特殊変倍指定ナシ、変倍オート、XY変倍オートがある。但し、後者の2つは他の変倍機能の指定はできない。移動機能と特殊変倍機能は、編集機能の白・黒枠トリミング、原稿位置自動検知が指定された時だけ有効になる。

又、画像転送機能の中にはローカル・コピー(通常のコピー)、送信(CCUを介して他のプリンタに原稿画像を送信)、受信(CCUを介して他のリーダーから原稿画像を受信)がある。

又、プリセット機能の中には登録(プリセット・キーに記憶します)、読み出し(プリセット・キーの記憶内容読み出し)、リセット(全ての機能を標準モードに戻す)がある。

又、画像処理機能の中には自動露光(AE)、中間処理がある。

第5図は第1図の操作部A-Iの詳細図である。この操作部は大きく3つのブロックに分れ

ている。右側のブロックが従来の複写機に見られる汎用キー表示部100である。中央のブロックがユーザがプログラムによる任意に動作登録しておいた複写伝送機能呼び出して使う為のファンクション・キー表示部300である。左側のブロックは、ユーザが任意に複写・伝送機能を創作するためのソフト・キー表示部200である。汎用キー表示部100についてまず説明する。103は所望コピー枚数セット表示及び途中のコピー枚数表示用の7セグメントLED表示器である。102は従来の複写機に用いられているシヤム、トナーなし、紙なし、コピー割込み等の警告表示である。104はコピー原紙切れ交換レバー及びそれにより得られた濃度表示である。105は原稿画像が文字だけのもの、写真だけのもの、文字と写真が混在したもの、セクションペーパーのものに対する選択表示器である。これらは4種の原稿像を最適化した形でコピーできる様、異なった画像処理をほとんど自動的に設けられている。106は選択されたカセ

ット段が上段か下段かを表示している。107は選択されたカセット段のカセットに収納されている紙サイズを表示する為の表示器である。108は0~9、Cのテン・キー群であつて表示器108への枚数セット及びソフト・キー表示部200にてプログラム創作過程での数値のエントリ(例えばトリミング座標、移動座標、変倍の倍率、送信先アドレス指定等)に用いられる。そして後者200のキーエントリへの確認キーとして109のエントリ・キーが設けられている。110はマルチコピーを中断して他のマルチコピーをする割込みキー、111はプリンタのマルチコピーを中止又は受信を中止するコピー・キャンセル・キー、101はプリンタのプリント開始又は伝送開始を指令するコピー・キーである。113は105の原稿画像切れ交換キー、112はカセット段切れ交換キーである。113、112はキーをオンする毎に上から下に選択シフトする。ファンクション・キー表示部300に於いてこの部分は構造的にカ

英略号59-189781 (5)

バーが答脱自在になつている。理由は前述した通り、ソフト・キー表示部で任意創作した機能の1つが登録されて302の1つのキーに対応するようになつているので自分で創作した機能に何らかの名称をつけてキー302に寄込んでおく必要がある。従つて、機能を登録した後はこのカバーを外して登録したいいずれかのキー302に名称を寄込んで、再びカバーを着けるといつた動作になる。以上よりファンクションキー302は6個用進されているので6個の機能をユーザは登録できる。ソフトキー表示部200でユーザが機能を創作した段階で、ソフトキーの表示部202に登録するか否かの問い合わせのメッセージが出てくるので、ソフトキー201でそれに対応してやればファンクション表示部300にある6個のキーに対応した表示部303の6個が全て点滅動作を行なう。これは「どのファンクション・キーに前記機能を登録しますか?」と機能列からオペレータに問いかけをしている事を意味している。従つて、この時にオペレー

タはいずれかのキーを押すと、そのキーに対応した表示部が点灯になり、他の表示部は点灯する。そしてオペレータはカバーを外し、そのキー上にファンクション名を記入し再びカバーを着ける。以後ここで登録された内容はメモリがバッテリバックアップされているので、電源スイッチが切られても消えないようになつている。キー301は標準モード復帰キーである。

ところで、表示部114は斜込みキー110をオンすると点灯するが、他方受信モードになると点滅表示をして、他のステーションからのイメージデータの受信を知らせ、コピーキー101によるプリントを阻止する。受信プリント中はキー部200、300によるデータセット、登録は可能である。従つて、受信プリント終了後、又、受信中コピーキー101をオンすると受信内容(送信元アドレス、~~受信データ総数~~、受信プリント総数、受信プリントカウント数)を液晶表示部202で表示する。この表示はディスプレイCにより消され、標準モード表示又はコ

ピーキー101をオンする前にセットしたデータ等を表示する。マルチプリントの受信中キャンセルキー111をオンすると給紙を阻止し、既に通路中にある紙の分のプリントサイクルを完了させてプリントを中止する。送信側は液晶表示部に中止をメッセージ表示する。

リーダユニットの詳細説明を行なう。第6図にリーダユニットのシステムブロック図を示す。このリーダとのインタフェース信号は右側に示されている。プリンタと接続する時はコネクタJR1をプリンタ側のコネクタJP1に接続する。リーダ/プリンタをセフトにし、且つ外部と通信するときはJR1からコネクタJP1に本来行く信号を通信制御ユニット(CCU)のJC1に取入れ、通信制御ユニット(CCU)のJC1'からJP1に接続するようになつている。これとは別にプロトコル用信号としてJB2とJC2を接続する。JR1のインタフェース信号のタイミングは第7図、第8図に示す。BEAM DETECT信号BDはプリンタを接続し

た時、スキヤナの回転と同期をとるためのもので各ラインの先端信号と対応する。VIDEOは画像信号であり、それぞれ1ライン当り一画面55 ns巾で4752個出力される。ただし一画面は3値で、すなわち、0、 $\frac{1}{2}$ 、1の状態を持つようになっているので、0では55 ns巾Lで、 $\frac{1}{2}$ は前半の27.5 nsがHで後半の27.5 nsがL、1では55 ns巾Hになる。この信号はプリンタが接続されている場合はBEAM DETECT信号に同期して出力され、そうでないとき(他への伝送等)は内部の疑似信号に同期して出力される。VIDEO ENABLEは前記画像データが4752ビット出力されている期間信号である。これもBEAM DETECT又は内部の疑似信号に同期して出力される。VSYNCは画像先端検知センサ37bの出力とBEAM DETECT又は内部の疑似信号に同期して出力される信号であつて、これから画像データが出力されるという意味である。信号巾はVIDEO ENABLEと同じである。PRINT START信号はプリ

特開59-189781(6)

ンタ側への給紙指令である。このPRINT STARTとVSYNCとの時間々隔は制御回路で送信倍率やトリミング領域とを考慮して決定される。PRINT ENDはプリント側からの応答信号で、コピー紙の後端が感光ドラムから離れて搬送ベルト上に乗った時点で出されるもので、プリント動作が終了した事を示す。これはコピー紙の分離完了を検知するが、レークンスタイミングによつて出される。ABX CONNECT信号は通信インタフェース・モジュール40が接続された事を示す。通信インタフェース・モジュールが接続されるとそのモジュール内でこの端子をGNDに落すようになつており、それによつて通信動作状態にされる。PRINTER CONNECT信号はPRINTERを接続した時に出力されるもので、プリント側でこの端子はGNDに接続してある。それによりプリント動作状態にされる。

S.DATA、S.CLK、CSC BUSY、PSC BUSYはリーダーとプリンタ間でプロトコル(両者間

での伝送の許容、合図等の情報交換)をするためのシリアル信号ラインである。S.DATA、S.CLKは16ビットのプロトコル・データとクロックであつていずれも双方向ラインである。CSC BUSYは前記ラインにリーダーがデータとクロックを出力する時に出力され、PSC BUSYは前記ラインにプリンタ側がデータとクロックを出力する時に出力される。従つて、これらはS.DATAとS.CLKの伝送方向を示すラインということになる。詳細のタイミングは図8図を参照されたい。

再び図6-1図に戻り、リーダーのシステムブロックについて説明する。CCD読取部601、601'にはCCD、CCDのクロックドライバ、CCDからの信号増幅器、それをA/D変換するA/Dコンバータが内蔵されている。このCCDへの制御信号はCCD制御信号発生部602及び602'で生成されCCD読取部601、601'のクロックドライバに供給される。この制御信号はプリンタからの水平同期信号BDに同期し

て生成される。CCD読取部601、601'からは6ビットのデジタル信号に変換された画像データが出力され画像処理部602、602'に入力される。この画像処理部602、602'ではCCD出力をサンプリングして光源の光量をCPUが制御する為のサンプリング回路、光源及びレンズ等のシェーディング量検出回路及びその補正回路、A/D機能を行なう為の各主走査に於ける光量のピーク値を検出するピークホールド回路、シェーディング補正完了後の6ビット画像データを前ライン又は前々ラインのピークホールド値又はディザパターンに基づきスライスレベルを決め、2値化をするための量子化回路を有している。画像処理部602、602'で量子化された画像信号は画像編集部604、604'に入力される。この画像編集部604、604'には2ライン分のバッファメモリがある。1ライン分の容量は1ライン当りの画素数4752の2倍以上の容量を持つている。この理由は200%拡大時に各画素データを2倍のサンプリング

レートにてメモリに蓄込む為、データ量が倍になるからである。又、2ライン分のバッファメモリにしてあるのはメモリが蓄込みと読出しを同時に行なうことができない為、Nライン目の画像データを第1メモリに蓄込んでいる時には第2メモリからN-1ライン目の画像を読み出す様にする為である。又、3値化する為、情報量は、上記の更に2倍になる。その為、必要メモリ系統としては、「4752×2」のメモリ単位が8系統必要となる。つまり現在メモリ素子としては、4Kビット、16Kビットという単位の為、16Kビット単位のメモリを使用すると16ビットメモリ(例えばHM6110等)が8ヶ必要となる。その他にこの部分にはこのバッファメモリに画像データを蓄込む為のライトアドレスカウンタ、読み出す為のリードアドレスカウンタとこの2つのカウンタからのアドレス信号を切替える為のアドレスセレクタ回路がある。前記カウンタは初期値がプリセットできるパラレルロードタイプを用い、初期値

特開昭59-189781(7)

はCPUがI/Oポートにロードする様になつて
いる。CPUは操作部で指示された座標情報に
従い、副走査がトリミング座標に対応するライ
ンに達する度に前記カウンタに主走査座標に対
応するアドレス値をプリセットすることで原稿
情報の編集を可能ならしめている。白マスキ
ング、黒マスキング、白枠トリミング、黒枠トリ
ミングを可能ならしめる為の座標領域制御カウ
ンタとゲート回路がある。CCDの自動つなご
の為のつなぎ目検出シフトレジスタがある。画
像編集部からの画像データは最初に604から
出力され、次に604'から出力されるので、そ
れをスムーズに切換えて一本のシリアルな画像
データにするのが合成部605である。認識部
606はコピーボタンオン後、プリントが空回
転期間中に原稿の副走査を行ない、その時に原
稿の置かれている座標を検出する為のものであ
る。この部分には連続する白画像データ8ビット
を検出するシフトレジスタ、I/Oポート、主ノ
副走査カウンタがある。操作部607にはキー

マトリクス、LED、液晶及び液晶ドライバが
ある。608は光学系走査用DCモータであり
609はその駆動回路である。610は原稿照
明用蛍光灯であり611はその点灯回路である。
612は光学系ユニットがホームポジションに
あることを検出するホトセンサであり613は
光学系ユニットが原稿先端を照射する位置にあ
ることを検出するホトセンサである。CPU部
614はCPU、ROM、RAM、パンチリバ
ンクアップ回路、タイマ回路、I/Oインタフェ
ースで構成されている。CPU部614は操作部
607を制御し、オペレータからの操作指令に
従いリーダのシーケンス制御を行なうと同時
にコマンドでプリントを制御する。又操作部607
からの画像処理に係る指令に従い原稿走査に先
立ち又は原稿走査中に画像処理部602、602'
画像編集部604、604'に於ける各種カウン
タに対しデータのセットを行なう。更にCPU
は原稿走査に先立ち画像処理部からの光量デ
ータに基づき611の蛍光灯点灯装置に対し光量

制御を行ない、倍率指令に従い609のDCモ
ータ駆動回路に対し速度データをプリセットし
たり、画像編集部604、604'からの画像つ
なぎデータを取集しつなぎ量を算出する。

第6-2図はCPU614による操作部607
のキー制御のフローチャートで、リーダの電源
スイッチをオンすると、まず後述のシフトメモ
リやRAM等のリセットを行ない、液晶表示部
202のメモリに待機、編集なし、ポジ、送信
なしをセットし、100回以下数カセット、文
字原稿、1枚をセットする。つまり密着モード
をセットする。これは副込みキー110、リセ
ットキー301をオンした時も同様である。次
にコピーキーを判別し(3)、否(4)のとき受信か否
かを判別し(4)、否(5)のときキー部200、300
のエントリルーチン(5)に進む。200、300
によるモード及びデータのセット、登録の後プ
リントがプリント可能か否かを判定し(6)、可能
なときコピーキーのルーチンに進む。コピー
キーがオンのとき、送信か否かを判別し(8)、否(

ときプリントスタート信号をCCUに出力し(9)、
送信のときはCCUに送信先アドレスデータ他、
送信に必要なデータを送る(10)。受信モードに
なるとコピーキーをオンしても送信、プリントは
阻止されるが、それ迄のモードデータの表示を
メモリのあるエリアに退避させ、代りに表示部
202に受信内容を表示する(11)。クリアキーで
その表示から元のモードデータ表示に戻る(12)。
コピーキーをオンしない間はキー部200、300
によるエントリを可能にし、かつその変更も可
能にしている(13)。受信が終了と(14)、ステップ3
のコピーキーのルーチンに進み、コピー可能に
する。ステップ13の中でキャンセルキー111
をオンすると所定時間の後、ステップ3に進み
受信を中止する。尚、ステップ13の中でク
リアキーをオンした場合数に関するデータはリセ
ットクリアされるが、ソフトキーによりセ
ットされたモードデータ等はリセットされない。キ
ー301で標準化リセットされる。

第9図と第7図に従つて、シーケンス制御に

特開昭59-189781(8)

ついて説明する。第9図に示す如く、リーダーの走査光学系上には3個の位置センサ37a~37cを有する。リーダー正面より見て最も左側に光学系ホーム位置センサ(信号OHPを出力)があり、通常光学系はこの位置に停止している。リーダーが駆動されると光学系は左から右へ走査を開始し、丁度画像の基準位置にあたるどころに画像先端センサ37bを設けてある。制御回路はこのセンサ37bを検知すると画像データ信号(VIDEO、CLK)を出力すると共に、各走査サイクル(347.2 μ S)に於けるデータ有効期間(VIDEO ENABLE)を示す信号を発生させる。そして制御回路はこのVIDEO ENABLE信号の数を前記センサ37bより計数を開始し、プリンタのカセットサイズ又は紙倍に応じた第1ポイント、第2ポイント、第3ポイントに対応する計数値 α に達した時、光学系前進駆動信号を切り、後進駆動信号に切換え反転する。復路の途中には、PRINT STARTセンサ37cが設けてあり、反転後光学系がこのセンサを作

動すると制御回路は指定されたコピー枚数分走査したかどうか判断し、指示枚数と一致しなければプリンタに次の給紙指示を与えるためのPRINT START信号を発生させる。尚、第9図のT₁がT₂と等しくなるようセンサ37cの位置を調整することが必要である。

第3図に於いてCCDからの信号の処理を説明すると、CCDから出力される2592ビットのアナログ信号は、アンプAMP901で増巾され、A/Dコンバータ902でA/D変換され6ビットのデジタル信号に変換される。一方、コピー開始前に紙面白板を照らし、そのデジタルデータを一度RAM904に書き込む。コピーを開始すると、RAM904と現在の画像データを乗算する事によりシェーディングを補正する。(乗算DataをテーブルとしてROM905-1に入れておき画像データでアドレスして得られる出力により実現)乗算ROM905より出力される画像データは、シェーディングのないデジタル信号が得られる。

又、中間調表現する為のディザROM907は第4図のように主走査方向4ビット間隔、副走査方向4ビット間隔で同じ重みコード(6ビット)が出力されるように設定しており、そしてこの4 \times 4=16ビットのマトリックス内は、16種の重みコードが割り付けられている。第4図はディザROMのデータであり、Aが第3図の907-1A、907-2AのROMにより、又、Bが907-1B、907-2BのROMにより出力される値の一例である。A、Bの配列は、所定の関係で互いに異なる。

従つて、2ビットの主走査カウンタ908(例えばSN74LS161等)と2ビットの副走査カウンタによつてこのディザROM907をアドレスすることにより異なつた重みコードが出力される。

又、この4 \times 4の中に設定されている重みコードの組合わせは複数組有り、その組合わせによつてハーフトーン画像の再現性が変えられる。この組合わせの選択は、I/Oラッチ910によつ

て行なわれるが、このラッチへのプリセットは第6図のCPU614によつて行なわれる。つまり、画像濃度をうすくしたい場合や濃くしたい場合、その指示をオペレータは、操作部の濃度つまみ104により設定すると、その濃度つまみの値に対応したプリセット値をI/Oラッチ910にCPUが設定する。ディザROM907は、設定されたデータに基づき、濃度が変えられるような複数のディザパターンを内蔵している為、設定された濃度の画像が得られる。

ところで、2値化する為のコンパレータ906は、1つの画像について同時に2つのROMの2つの値のスレシホールドで比較出来るように複数(A系列とB系列)を持っている。これは、画像の2値化を実現したものである。つまり、1つの画像をディザROM907-1Aと907-1B(又は907-2Aと907-2B)という2つのスレシホールドで同時に2値化することにより、

1) A、B両方とも画像Data > ROM Data

特開昭53-189781(Θ)

ii) A、B一方だけが画像Data > ROM Data
 iii) A、B両方とも 画像Data ≤ ROM Data
 という3種類の濃度(3値と称す)の状態が再生出来る。そして、並列2ビットの画像信号は、第10図のシフトメモリ57-1(A)、57-1(B)へ入力されて並列処理され、プリンタに出力される時、1画素の前半と後半に分け、パルス巾変調されプリンタに出力される。プリンタのレーザはこのパルス巾変調出力によりビーム巾が変調され、感光露光される。従つて、1画素の中にも32階調の濃度を実現出来る。よつて、小さなパターンで多くの階調を実現出来る為、文字の再現性をあまり劣化させずに中間調の再現性を向上させることが可能となつた。3値ディザ以上の多値ディザにおいても同様である。

又、ディザROM 907-1はA、Bともに並列駆動した為ROMのアドレスの速度を上げる必要がなく、従来の処理スピードで実現出来る。

みが1の場合巾0.5を、両方0の場合巾0をオフセットは出力するべく変換される。シフトメモリ(12)、(12')についても同様であり、複数CCDをつないでも対応処理できる。

又、各シフトメモリはアドレスセレクト(1)、(2)を介してレジスタプリセットによるライトアドレスカウンタ、リードアドレスカウンタにより書き込み又は読出し制御される。CPUによるレジスタプリセットによりメモリへの書き込み又はメモリからの読出しタイミングを決定及び変更できる。変更できるようにメモリはCCDの2ライン分の容量がある。従つてキーによりデータセクトすることによりプリント位置を変更することができる。よつて、多値化ディザ出力が網羅処理に対応できる。

又、このオフセット出力を次のアンドゲートにより部分的にゲートをかけることによりマスクング、トリミングができる。

ところで、第5図のソフトウェア、テンキーにより画像領域を指定できるので、必要部分のみ上記3値ディザ出力再現し、他を1つのディザROMを介した再現又はディザROMを通さず単なる2値再現とすることもできる。

即ちキーにより指定した領域内のみ3値化ディザ処理を行なう場合、主・副走査カウンタがその領域に対応した座標に至る迄はCPUによりラッチ910に係エレメントと同レベルのパターンを出力し、早なる2値化処理を領域外で実行させる。その座標に至つたことをCPUが判断すると、ラッチ910に所定の配列パターンを出力し、3値ディザ処理を実行する。この様にして領域外では文字等の解像度を極めて高めることができ、領域内では階調を高めることができる。尚、文字領域を自動認識することにより上記処理を変えることもできる。

第10図においてシフトメモリ(1)、(1')の出力は同時に出力されるが、アンドゲートにより、(1)、(1')の出力がともに1の場合巾1を、一方の

(CCD誤差補正)

2つのCCDを自動で補正する方法(主走査方向)について述べる。

第2図に示す如くリーダー(光学系)のホーム位置上(スイッチ370上)の主走査巾にわたつて白色板を設け、通常光学系がホーム・ポジションにあつて、光源を点灯した時はこの白色板が照射されその反射光がCCDに入力されるようになつてゐる。従つて、制御回路はホームポジションにある時、光源のパラツキ、2つのCCDの感度のバラツキを補正(シェーディング補正)する。又、この白色板の中心位置に2mm巾で副走査方向に長い黒細線B4を設けてある。尚この細線は量子化の整数倍寸法巾であればよい。そして、同じく光学系がホーム位置にある時、光源を点灯することによつて2つのCCDの各々の端部のビットにこの黒細線が現われるので、これらCCDの信号をシフトメモリに入力し、CCD1系信号の下位128ビット、CCD2系信号の上位128ビットを比較

特開昭59-189781 (10)

する。そしてこの各々の128ビット・データは前後に必ず白ビットが現われ黒ビットがサンディッチになっていることを確認する。そしてCCD1系の下位の白ビット数とCCD2系の上位の白ビット数と黒ビット数を加えたビット数をCCD2系のシフト・メモリから読出す時に同引く。図中CCDの矢印は主走査方向、副の矢印は副走査方向を示す。

第10図に具体的方法を記す。シフト・メモリに画像信号を蓄込むには、シフト・メモリ57-1, 57-2にスタティックRAMを使うので蓄込み用アドレス・カウンタ(ライトアドレス・カウンタ63)と読み出し用アドレス・カウンタ(リード・アドレス・カウンタ64, 65)を設ける。CCDに入力される情報量は実倍の倍率毎に異なるので本例では、まずCCD1系のライト・アドレス・カウンタ(1)をLSBよりアップカウントで、入力されるクロックφ₁によつて計数し、何カウントで止まつたか確認する。これをCPUのRAMに記憶する。もし

半倍の倍率であつたならば2592カウントで止まるはずである。次にCCD1系の上位8ビット(主走査で最初に出てくるビットがMSB)とCCD2系の下位8ビットを取りだすために、CCD1系のライト・アドレス・カウンタ63に前記の確認された値をセットし、CCD2系のアドレス・カウンタに08H(ヘキサコードの08)をセットし、ダウンカウントモードに指定する。一方各々のCCDからの画像信号を入力する8ビットのシフトレジスタを設け、このシフトレジスタの駆動期間をCCDの主走査期間を示すVIDEO ENABLE信号の立上りから、前記カウンタ(VIDEO ENABLE期間出力されるクロックにより動く。)のリプル・キャリまでとすることによつて、CCD1系のシフトレジスタには、CCD1系の最上位8ビットの、CCD2系のシフトレジスタには最下位8ビットの画像信号が残ることになる。そして、これらのシフトレジスタに残つた値はCPUに読み取られメモリに記憶する。次に、CCD

1系の上位9~16ビット、CCD2系の下位9~16ビットを取り出すために、CCD1系のライト・アドレス・カウンタには(前記確認された値-8)をセットし、CCD2系のライト・アドレス・カウンタには10Hをセットし、以下前記と同様の手法によつて読み出す。この動作を次々と繰返し、CCD1系の上位128ビット、CCD2系の下位128ビットをメモリに展開した後、黒ビット数、CCD1系の下位白ビット数、CCD2系の上位白ビット数を算出する。そしてCCD1系の下位白ビット数、CCD2系の上位白ビット数、黒ビット数を加えたビット数をCCD2系のシフト・メモリから読み出す時に同引くことによつて主走査方向の歪みを差込する。

次に歪みを補正成立後のシフト・メモリの動きを説明する。シフト・メモリに蓄込む時は、CCD1系及びCCD2系のライト・アドレス・カウンタに前記何カウントで止まつたか確認した値をプリセットし、ダウンカウントでシフ

ト・メモリをアドレッシングして蓄込む。シフト・メモリから読出す時にまず考慮しなければならないのは原稿の主走査方向の基準である。第11図に示す如く、原稿規範基準は縦方向の黒細線(1.5mm巾)の中心から148.5mmのところにあるので、CCD1系のシフト・メモリの読み出し開始アドレスは、(上記の下位白ビット数)+(黒ビット数/2)+(148.5×16×倍率)の値になる。CCD2系の読み出し開始アドレスは(前記の確認された値)-(歪みきビット数)の値である。そして13.89MHzで4752パルスのリード・クロックによつてまずCCD1系のリード・アドレス・カウンタ(1)をダウンカウントで動かし、0になりリプル・キャリが出たらCCD2系のリード・アドレス・カウンタ(2)をダウン・カウントで動かす。

第10図にこれらシフト・メモリに係る回路図を示す。シフト・メモリ(1)はCCD1系の画像データが入るスタティック・メモリである。

特開昭59-189781(11)

シフト・メモリ(3)はCCD 2系の画像データが入るスタッキング・メモリである。ライト・アドレス・カウンタ63はシフト・メモリ(1)、及び(2)にデータを可込む時のアドレス・カウンタである。リード・アドレス・カウンタ(1)はシフト・メモリ(1)からデータを読み出す時のアドレス・カウンタであり、リード・アドレス・カウンタ(2)はシフト・メモリ(2)から読み出す時のアドレス・カウンタである。アドレス・セレクト(1)はライト・アドレス・カウンタ63のアドレス信号とリード・アドレス・カウンタ(1)のアドレス信号のいずれかを選択しシフト・メモリ(1)をアドレスリングするためのものであり、アドレス・セレクト(2)はライト・アドレス・カウンタ63のアドレス信号とリード・アドレス・カウンタ(2)のアドレス信号のいずれかを選択しシフト・メモリ(2)をアドレスリングするためのものである。シフト・レジスタ74はCCD 1系の画像データを最下位から8ビットずつ取り出すためのレジスタであり、シフトレジスタ76

はCCD 2系の最上位から8ビットずつ画像データを取り出すためのレジスタである。F/F73はVIDEO ENABLE 信号の立上りでセットし、ライト・アドレス・カウンタ63のリックル・キャリでリセットする F/F でシフトレジスタ74に入力する期間を制御するためのものであり、F/F75はVIDEO ENABLE の立上りでセットし、リード・アドレスカウンタ(2)のリックル・キャリでリセットする F/F で、シフトレジスタ76に入力する期間を制御するためのものである。I/Oポート72はライト・アドレス・カウンタ63をアップカウントで動かした時にどこまで計数したかCPUが読み取り確認するための I/O である。I/O レジスタ66~69はライト・アドレスカウンタ63、リード・アドレス・カウンタ64、65にそれぞれプリセット値をCPUが与えるためのレジスタである。I/O レジスタ68はライト・アドレス・カウンタ63、リード・アドレス・カウンタ65にアップカウントかダウンカウント

かをCPUが指定するためのもの、又アドレス・セレクト70、71にどちらのカウンタ値を選択するかCPUが指定するためのもの、リード・アドレス・カウンタ(2)をライトクロックかリードクロックで動かすかを決定するためのもの、経なぎを行なうにあつて test 信号を与えることによつて1ライン分の画像データをCCDドライバ回路からシフト・メモリ回路に対し与えてくれるようCPUが制御するためのものである。

この回路図に従い、経なぎを行なうためにCCD 1系の画像データを最下位より8ビットずつ、CCD 2系の画像データを最上位より8ビットずつ128ビット取り出す動作を説明する。

①CPUはまずライト・アドレス・カウンタ63をアップカウントモードに、I/O レジスタ(1)に0をセットする。②I/O レジスタ(4)のTEST 信号(マシンスタートに相当)として1個パルスを与えることにより第10個のCCD

ドライバから1個のVIDEO ENABLE、倍率に応じたクロックが発生し、データがシフトメモリに与えられる。③I/OポートIはライト・アドレス・カウンタ63の値をCPUがとり込む。④ライト・アドレス・カウンタ63をダウンカウントモードに、リード・アドレス・カウンタ(2)をダウンカウントモードにセットし、I/O レジスタ(1)に③で記憶した値をプリセットし、I/O レジスタ(6)に7Hをプリセットする。⑤TEST 信号に1個パルスを与えVIDEO ENABLE^Eがなくなつたらシフト・レジスタ74、76の8ビットを順次メモリに取り込み記憶する。⑥I/O レジスタ(1)に②の値-7Hを、I/O レジスタ(6)に10Hをセットする。⑦⑧を行なう。⑨以下同様にしてI/O レジスタ(1)に⑤の値-77Hを、I/O レジスタ(6)に7FHをセットし、TEST 信号を与え、シフトレジスタ74、76を脱込むまでを行なう。以上経なぎ目修正については同出願人による特願昭57-128073号明細書に詳しい。

特開昭59-189781(12)

こうして断索の主走査方向のつなぎは実現出来る。しかし、ディザのパターンは4ビット単位でくり返されている為このままでは、CCD1とCCD2のつなぎの部分でくり返しパターンが乱れ、階調が不自然になる。これの解決について説明すると、第3図においてディザROMを駆動する主走査カウンタ908(例えばSN74LS161等)はビデオCLK(ライトクロック)で動作し、レーザビームの1スキャンライン開始を示すビーム検知の信号に対応した水平同期信号(HSYNC)で初期値がロードされるようになってゐる。CCD1系統を司る主走査カウンタ908-1は、HSYNCで"0"をロードし、カウントを開始し、"0","1","2","3","0","1","2"……とくり返す。ところが、CCD2系統を司る主走査カウンタ908-2も同様にHSYNCからカウントを開始するが、この時、カウント開始する値、つまりHSYNCによりカウンタにロードされる初期値はCPUによつて制御される。つまり

前記自動つなぎを行なつた後、CCD1系の使用ビット数が丁度4の倍数の時は、主走査カウンタ908-2のロード値は"0"とし、(4の倍数+1)の時のロード値は、"1"とし、(4の倍数+2)の時は"2"、(4の倍数+3)の時は"3"をロードするようにCPUは、I/Oラッチ911にデータをセットする。それによりCCD1、CCD2のつなぎ目付近でディザパターンの乱れはなくなり、なめらかな画像を出力する事が出来る。つまりディザのつなぎが出来た事を意味する。

又、同様に変位を行なつた場合のディザつなぎもCCD1系統で使用したビット数が4の倍数から数ビットプラス、マイナスするかによつて行なえる。変位はCCDクロックを分周することによつて得られたライトクロックを用いることにより達成できる。

又、4×4ビットのディザマトリクスで説明したが、2×2、8×8等のマトリクスでも同様の考え方でディザパターンのつなぎを行うこ

とが出来来る。

4. 図面の簡単な説明

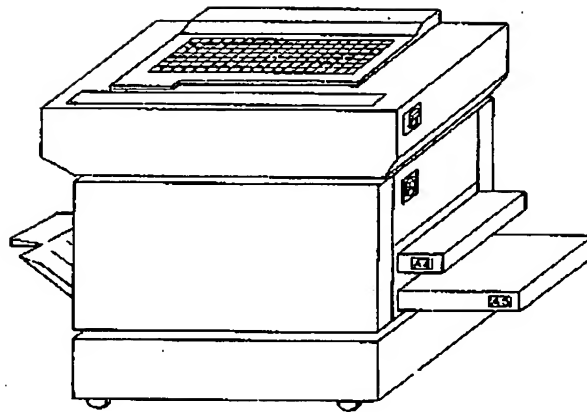
第1図は、本発明が適用出来る画像処理装置の斜視図、第2図は、第1図の装置の断面図、第3図は、CCDから入力する画信号の2倍化処理回路図、第4図は、ディザROMパターン図、第5図は、操作部平面図、第6図は、画像処理装置における回路ブロック図、第7、8、9図は、第6図の動作タイムチャート図、第10図は、画像処理部のブロック図であり、図中907-1A、907-1BはディザROM、906-1A、906-1Bはコンパレータ、57-1(A)、57-1(B)はシフトメモリ、910はディザパターンラッチ、908-1、908-2は主走査カウンタである。

出願人 キヤノン株式会社

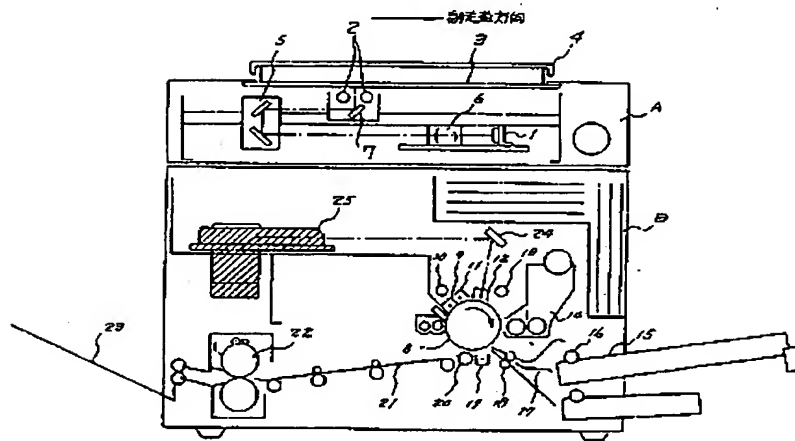
代理人 丸 島 俊

特開昭59-189781 (13)

第 1 図

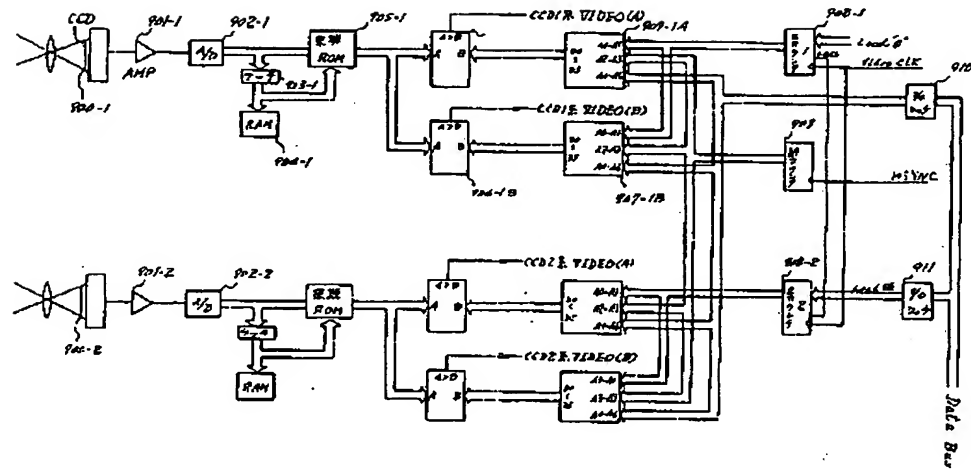


第 2 図



特開昭59-189781(14)

第 3 図



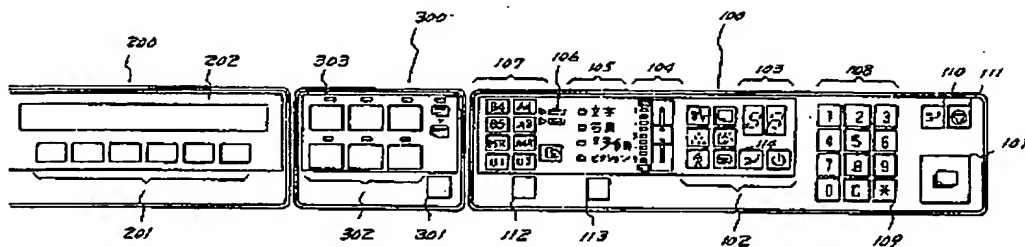
第 4 図

2P

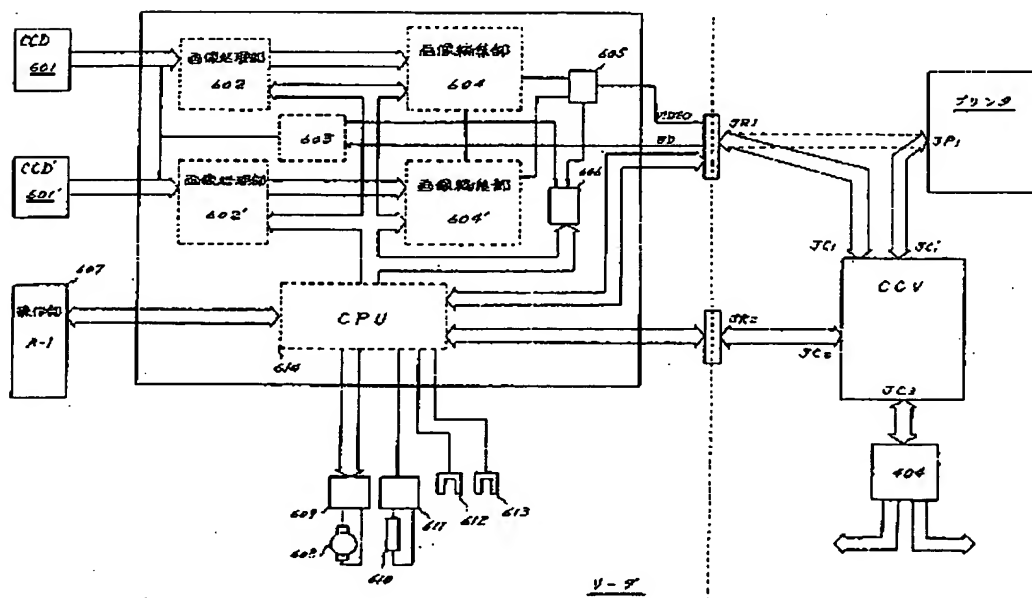
31	22	14	13	16	17	23	20
27	13	05	00	01	06	08	24
26	12	04	03	02	07	17	25
30	21	11	10	09	00	20	29

特開昭59-189781(15)

第 5 図

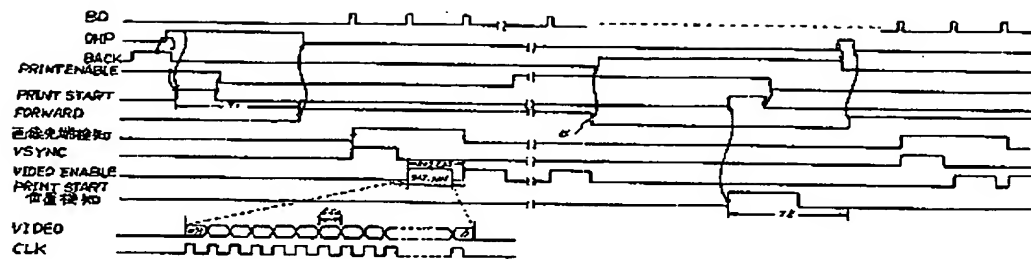


第 6 図

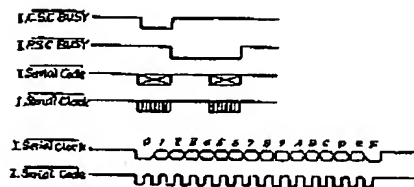


特開昭59-189781 (16)

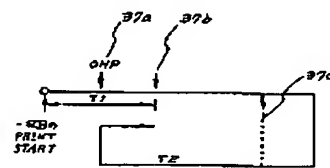
第 7 図



第 8 図

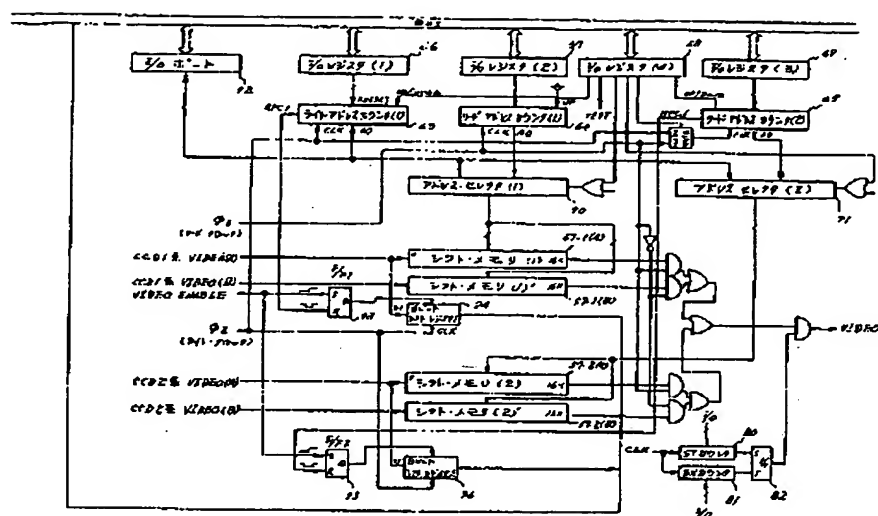


第 9 図



特開昭59-189781 (17)

第 10 図



特許法第17条の2の規定による補正の掲載

昭和 58 年特許願第 63856 号 (特開昭 59-189781 号, 昭和 59 年 10 月 27 日 発行 公開特許公報 59-1898 号掲載) については特許法第17条の2の規定による補正があったので下記のとおり掲載する。 1 (3)

Int. Cl. 1	識別 記号	庁内整理番号
H04N 1/40 G03G 15/22	103	6940-5C 8-6830-2H

5. 補正の対象

明 細 書

6. 補正の内容

- (1) 特許請求の範囲を別紙のとおり補正する。
尚、特許請求の範囲第2項及び第3項を削除する。
- (2) 明細書第2頁第4行から第3頁第6行を以下のとおり補正する。
「従来、原画像を光電変換素子（例えばCCD等）で読み取りその信号をデジタル信号に変換し、プリンタに像形成する複写機（ここでは、以下デジタル複写機と呼ぶ）においては、2値表現が一般的に読み取った画像を、白又は黒にある一定レベルで判定し、プリンタに黒又は白の点として再現するものである。この方式では、中間レベルの濃度（例えば灰色等）は、白又は黒となり、写真のように中間調の多い画像をコピーすると、硬い品質、つまり実際の写真とは異なる再現をする。これを解決する1つの手段としてディザ手法が用いられて来

平成 2. 8. 10 発行
手続補正書 (自発)

平成 2 年 4 月 12 日

特許庁長官 吉田 文 毅 殿

1. 事件の表示

昭和58年 特 許 願 第 63856 号

2. 発明の名称

画像処理装置

3. 補正をする者

事件との関係 特許出願人

住 所 東京都大田区下丸子3-30-2

名 称 (100) キヤノン株式会社

代表者 山 路 敬 三

4. 代 理 人

居 所 〒145 東京都大田区下丸子3-30-2

キヤノン株式会社内 (電話756-2111)

氏 名 (6987) 弁理士 丸 島 徹 一



た。ディザ手法とは、ある一定面積にわたって、その面積内に再現するドットの数によって中間調を再現しようとするものである。

しかし、これは原画像等のように中間調が多い画像の時は有効である。階調表現を増加させると（例えば64階調を表現しようすると8ドット×8ドットの面積が必要であり、又、16階調ならば4×4ドットの面積が必要となる）濃度は出るけれどもひじょうに荒い感じの絵になってしまう。又、階調を上げると、細線の再現性は劣化する。したがって文字等の再現する場合、文字の再現性を上げようとする、中間調の再現性が悪くなり、中間調の再現性を上げようすると、文字の再現性が劣化するという相反する現象が生じていた。

本発明は上記欠点を改善し、中間調の表現を高めると共に処理を高速化することが可能な画像処理装置を提供するものである。即ち、中間調画像信号からそのレベルに応じた3値以上のパルス編制信号を得ることにより中間調を再

(39) /

現し、その際、多値デジタル信号を並列にメモリに書き込み、並列にメモリから読出すことにより高速処理を可能にしたものである。」

(3) 同第7頁第6行～第10行の「次に一行づいて」を削除する。

(4) 同第18頁第12行「第6-1図」を「第6図」とする。

(5) 同第23頁第5行「第6-2図は」を削除する。

(6) 同第23頁第8行「フローチャートで、」を「フローチャートについて説明する。」と補正する。

(7) 同第26頁第8行の「ビット」を「画素分」と補正する。

特許請求の範囲

平成 2.8.10 発行

(1) 中間画素信号を発生する画素信号発生手段、

前記中間画素信号を多値デジタル画素信号に変換する変換手段、前記多値デジタル画素信号を記憶する手段、前記記憶手段に前記多値デジタル画素信号を並列に書き込む書込手段、前記多値デジタル画素信号を並列に読出す読出手段、前記読出手段からの読出された前記多値デジタル画素信号を用いてそのレベルに応じた3値以上のパルス幅変調信号を形成するパルス幅変調手段を有することを特徴とする画像処理装置。